

電子管とトランジスタ

Electric Tube and Transistor

児玉歩, 小沼良雄*, 會澤重勝**, 山下順三, 會川義寛

Ayumi KODAMA, Yoshio ONUMA*, Shigekatsu AIZAWA, Junzo YAMASHITA, Yoshihiro AIKAWA

(お茶の水女子大学, 新光電気工業基盤技術研究所*, 東京衛生学園基礎医科学研究部**)

1. はじめに

電気抵抗体 resistor R (抵抗), 電気容量体 conductor C (コンデンサ), 電気誘導体 inductor L (コイル) を受動素子 passive element (線型受動素子) とする。受動素子は2端子を持ち, この間に加えた電圧 V に応じて電流 I が流れる (Fig. 1a). この関係を受動素子の I - V 特性 current-voltage characteristics とする。

これに対し, 2端子間 (電圧 V) に流れている電流 I を第3の電極で制御する形式の3端子素子を能動素子 active device とする (Fig. 1b). 能動素子においては元の2端子間の I - V 特性を出力特性 output characteristics とするが, そこでは電流 I が電圧 V にほとんど依存しない様に工夫して作られている (五極管など). そしてこの電流 I は第3の電極の電位や電流によって変化する様に作られている。

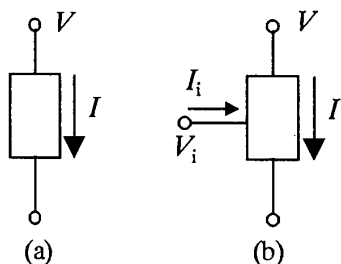


Fig. 1 Passive element and active device.

本稿で解説する電子管 electric tube とトランジスタ transistor は代表的な能動素子である。一時代前までは, 電子管は入力電極の電圧 V_i で, トランジスタは電流 I_i で, 本流の電流 I を制御するという双対性を示すものとして対で扱われた。現在ではこの電子管の特性は電界効果トランジスタ field effect transistor (FET) に受け継がれている。

電流 I の担体 carrier は一般に電子 e^- であるが(ト

ランジスタは正孔もありうる), 電子管においては真空中の自由電子を, 半導体においては伝導帯中の自由電子をその担体として用いている。金属の自由電子と異なり, いずれも電子に加わる電界の制御がしやすいのが特徴である。

2. 素子の端子

(1) 電子管と FET

電子管と電界効果トランジスタ FET (以下 n チャネル型のみを扱う。p チャネル型も取扱いは本質的には同じである) はどちらも電子 e^- だけが担体として関与するので, unipolar 素子とする。電子管と FET の記号を Fig. 2 に示す。端子の英語名の source と cathode はいずれも電子を放出する電極の意である。入力電極は電子管・FET いずれも G で表わす。

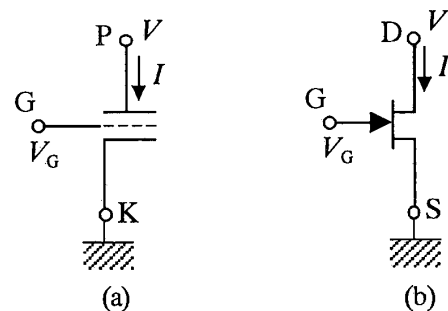


Fig. 2 Circuit symbols for (a) electric tube and (b) FET.

(a) P: plate, G: grid, K: kathode. (b) D: drain, G: gate, S: source.

(2) トランジスタ

トランジスタ (以下 npn 型のみを扱う。pnp 型も取扱いは同様である) は電子 e^- と正孔 h^+ の双方を担体として用いるので, bipolar 素子とする。トランジスタの記号を Fig. 3 に示す。端子の英語

名 emitter は電子を放出する電極の意である。 collector は電子を吸い取るものである。 入力電極は B で表わす。

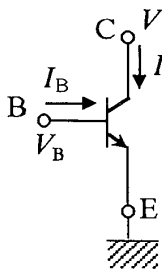


Fig. 3 Circuit symbol for transistor.
C: collector, B: base, E: emitter.

3. 電流 I の制御

素子の出力特性は Fig. 4 に示す特性を持つ様に工夫されている。すなわち電流 I は電圧 V とともに直ちに一定となり、電圧 V に殆ど依存しない。従って出力抵抗 $r_o \equiv \partial V / \partial I$ は極めて大きい (トランジスタでは $r_o = \infty$ と考えることが多い)。この V によって変化しない定電流 I を入力電極によって変化させるのである。この変化のさせ方に2種類の方式がある。これを以下に述べる。

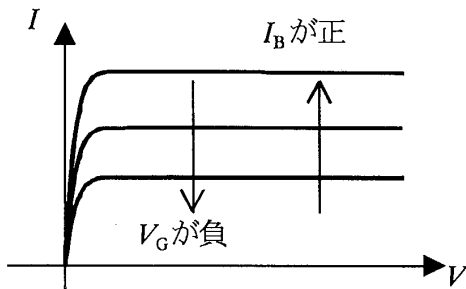


Fig. 4 Output characteristics of active devices.

(1) 電圧 V_G による制御

電子管と FET は入力電極 G への入力インピーダンス r_i が $r_i = \infty$ である。従って入力電流はない ($I_G = 0$)。よってその電流 I への効果は G 電極の電位 V_G による。

Fig. 2 に示す様に V は常に正であり、電流 I は図の上から下へと流れている。しかし実際には担体である電子 e が下から上へと流れている。この I の流れの途中に電極 G があり、その負の電位 V_G により電子の流れを妨げる。 V_G が負になるにつれて電子の流れは妨げられ、電流 I は減少

する (Fig. 4)。これを depletion 型の制御と言う。このときの電流 I への V_G の影響の大きさ

$$g_m \equiv \partial I / \partial V_G \tag{1}$$

を相互コンダクタンス g_m と言う。

Fig. 5a に V_G を負にすると電流 I が減少していく状況を示した。 V_G が V_0 まで下がると電流 I は遂に 0 となる。この V_0 を遮断電圧 (電子管では cut off voltage, FET では pinch off voltage) と言う。この曲線 (Fig. 5a) の傾きが g_m である。

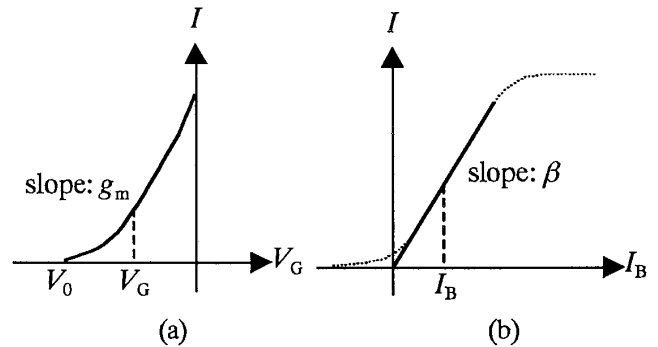


Fig. 5 Transfer characteristics of (a) FET and (b) transistor.

(2) 電流 I_B による制御

npn トランジスタは入力電極部 B を挟んで CB および BE の2つの接合面があり (Fig. 6)、それぞれが diode 特性を持つ。一般には、電極 E を接地し ($V_E = 0$)、電極 C の電圧 V を $V > 0$ に設定して、C から E へと電流 I を流すことを前提とする。これを emitter common 形式と言う。

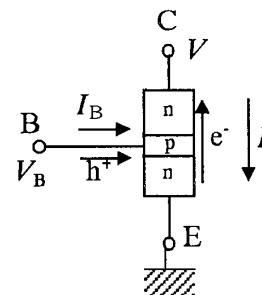


Fig. 6 Current control in npn junction transistor.

この様に $V_E = 0 < V$ に保ち、その上で V_B を動かすとすれば、 V_B の値に応じて3つの場合、すなわち (1) $V_B < 0$, (2) $0 < V_B < V$, (3) $V < V_B$ がある。すると CB および BE 接合面にはそれぞれ順・逆いづれかのバイアスがかかるが、その組み合わせによってトランジスタの状態を、(1) 遮

断状態 (OFF 状態), (2) 活性状態, (3) 飽和状態 (ON 状態) と分類する (Fig. 7). アナログ回路における増幅作用にはトランジスタの活性状態を, デジタル回路におけるスイッチング作用には ON-OFF 状態を用いる. 以下, 活性状態の利用に関して述べよう.

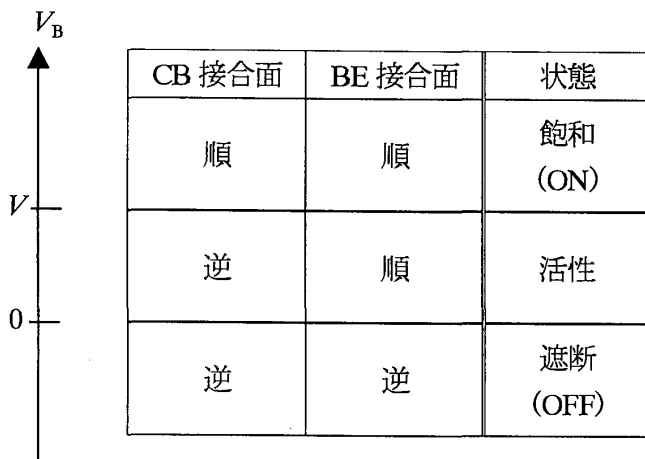


Fig. 7 Operation regions of transistor.

(1) cut off region, (2) active region, (3) saturation region. Saturation and cut off regions are used in switching transistor.

今, トランジスタは活性状態にあるので, E の電位 ($V_E = 0$) に対して C の電位 ($V > 0$) は正である. 従って本来, 電流 I は C (n 型) から E (n 型) へと流れるはずである. ところが CE 間に B 領域 (p 型) が介入しているため CB 接合面は逆方向となってしまう, 電圧 V があるにも拘わらず電流 I は流れたくても流れない状態にある.

ここで, 端子 B の電位 V_B を 0 から $0 < V_B < V$ の領域に上げていくと, BE 接合面は順方向となるので, E 領域 (n 型) から B 領域 (p 型) へと電子 e が流れ込む. この電子はそのまま薄い B 領域を通過して C 領域 (n 型) に達し, その結果 CB 接合面で抑えられていた電流 I が流れうるようになる. ただし, B 領域 (p 型) に注入された電子はすべてが C 領域へと到達できるわけではなく, その一部 (一般には数百分の一) は B 領域中の正孔 h^+ と再結合する. 再結合により失われた正孔は B 端子からの電流 I_B で補充する. B 領域で失われる電子の割合は一定であるから, I と

I_B とは比例する. すなわち

$$I = \beta I_B \tag{2}$$

と表わされる (電流伝達特性). ここで β は Fig. 5b の傾きで, 電流増幅率 current amplification factor (current gain) と言い, 200 前後の値を持つ.

入力端子 B の電流電圧特性, すなわち入力特性 input characteristics は pn 接合 diode の I - V 特性と同じなので,

$$I_B = I_{B0} [\exp(eV_B/kT) - 1] \tag{3}$$

となり, 入力インピーダンス r_i は

$$r_i \equiv \partial V_B / \partial I_B \approx (kT/e) / I_{B0} \exp(-eV_B/kT)$$

であり, 一般にシリコントランジスタでは $V_B > 0.7$ V で十分に小さい値をとる. すなわち入力インピーダンスに関して言えば, 電子管が ∞ であったのに対し, トランジスタは極めて小さい値であり, これよりそれぞれが電圧 V_G 制御と電流 I_B 制御とに対応していることが分かる.

4. バイアスと動作点

(1) 直流バイアスと交流信号

電子管やトランジスタに増幅作用を持たせるには, Fig. 2 や Fig. 3 に示した様に V に直流電圧をかけた状態であることが前提である. これをバイアス電圧と言う. この状態に第 3 の電極側に信号が入るのである.

信号は電圧または電流で入力され, 電圧または電流で出力される. 信号は情報を担っているので, 電圧や電流という数値を信号として使う場合はこれを時間的に変動させてその変動の中に情報を込めなければならない. 従って電圧・電流信号は必ず時間的に変動する交流信号 $v(t)$ となる.

今, 入力信号を $v_G(t)$ または $i_B(t)$ とし, これを増幅した出力信号を $i(t)$ とすれば, $i(t)$ の波形は $v_G(t)$ または $i_B(t)$ の忠実な拡大になっていなければならない. すなわち $i(t)$ は $v_G(t)$ または $i_B(t)$ に比例していなければならない. Fig. 5a の V_G と I との関係を見れば, V_G の近傍 $V_G \pm v_G$ の領域内で直線性が成り立っていることが必要である. ここで信号振幅 v_G は V_G の大きさよりも十分に小さいとしている ($|v_G| \ll |V_G|$). 同様に Fig. 5b においても I_B の近傍 $I_B \pm i_B$ でも線型性が成り立ち, $|i_B| \ll I_B$

が成り立つ様にする. この小さな交流信号 v_G や i_B に対する大きな直流電圧 V_G や直流電流 I_B も, 先に述べた V や I とともに, それぞれバイアス電圧およびバイアス電流と言う. すなわち交流小信号を加える準備としてあらかじめ設定した状態を維持するための直流電圧 V , V_G , 直流電流 I , I_B をバイアスと言う. この直流バイアスの上に交流小信号が載るのである. そして特性曲線上のバイアス点を動作点 **operating point** と言う. 信号は動作点の周りを振動する交流信号として与えられる (Table 1).

Table 1 Signal flow in active devices.

素子	入力	→	出力
電子管・FET	$V_G + v_G$	g_m	$I + i$
トランジスタ	$I_B + i_B$	β	$I + i$

(2) 信号等価回路

Fig. 2 に示した電子管および FET の主電流 I は, 電圧 V と G 電極電位 V_G の関数であるから, その変化 dI は

$$dI = (\partial I / \partial V_G) dV_G + (\partial I / \partial V) dV$$

と表わせる. この微小変化 dI , dV_G , dV はそれぞれ信号 i , v_G , v に対応し, また偏微分にそれぞれ式(1)の相互コンダクタンス $g_m \equiv \partial I / \partial V_G$ および第3節で説明した出力抵抗 $r_o \equiv \partial V / \partial I$ なので, この式は結局信号間関係式,

$$i = g_m v_G + v / r_o \tag{4}$$

となる. 従って, 交流信号等価回路はこの式より Fig. 8a の様に表わされる.

次に, 同様にトランジスタの主電流 I の変化 dI は,

$$dI = (\partial I / \partial I_B) dI_B$$

となるが, これはまた $i = dI$ と $i_B = dI_B$, および式(2)の電流増幅率 $\beta \equiv \partial I / \partial I_B$ を用いて,

$$i = \beta i_B \tag{5}$$

を得る. また, 電極 B からの入力電流 I_B の変化 dI_B は,

$$dI_B = (\partial I_B / \partial V_B) dV_B$$

であり, 式(3)の入力抵抗 $r_i \equiv \partial V_B / \partial I_B$ より,

$$i_B = v_B / r_i \tag{6}$$

となる. 式(5), (6)を合わせて, トランジスタの交流信号等価回路は Fig. 8b の様に表わされる.

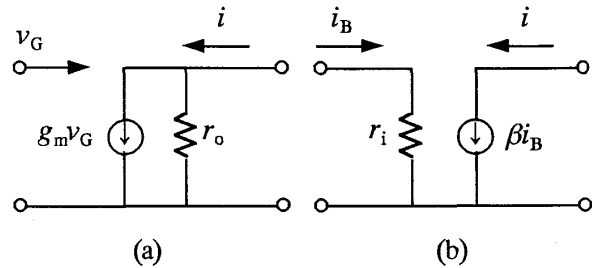


Fig. 8 Small-signal equivalent circuits for (a) FET and (b) transistor.

この図 (Fig. 8) より入力信号 v_G または i_B が, 出力電流 i に, それぞれ g_m または β の係数で変換されることが分かる (Table 1).

(3) 出力特性と負荷直線

一般に, 出力信号は電圧として与えられると便利である. 従って前節で論じた出力電流 i を出力電圧 v に変換することが一般に行われる. そのために用いる抵抗を負荷抵抗 R_L とする (Fig. 9).

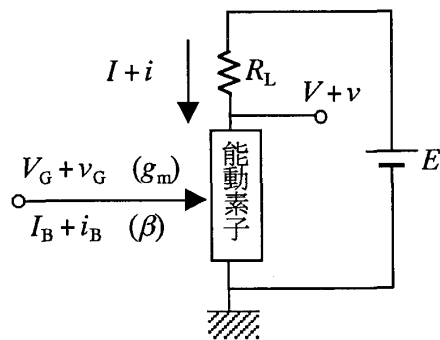


Fig. 9 Series circuit of a power source E , a load resistance R_L , and an active device.

この図において電源 E と負荷抵抗 R_L , 能動素子 (電子管またはトランジスタ) の回路に着目すれば, これは定電圧電源 E と内部抵抗 R_L を持つ Thevenin 電源に, 素子を負荷している回路であることに気付く. これを明示したのが Fig. 10 である.

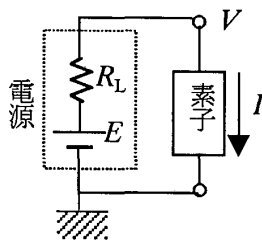


Fig. 10 Circuit of series of a Thevenin power source and an element.

Fig. 10 の Thevenin 電源の特性は、開放電圧 $V_{oc} = E$ と短絡電流 $I_{sc} = E/R_L$ とを結ぶ直線である。この Fig. 10 における電源特性線を、Fig. 9 の観点からは負荷直線 load line と言う。また Fig. 10 の素子の $I-V$ 特性は、Fig. 9 の能動素子の出力特性 output characteristics (Fig. 4) である。よってこの2つを合わせれば、結局 Fig. 9 の回路に流れる電流 I と電圧 V は、この出力特性曲線と負荷直線との交点となる (Fig. 11)。この交点は先に述べた動作点である。この様に負荷 R_L を入れた場合はバイアス電圧 V が電流 I によって変動するので、Fig. 11 の様に作図により動作点を求めなければならない。

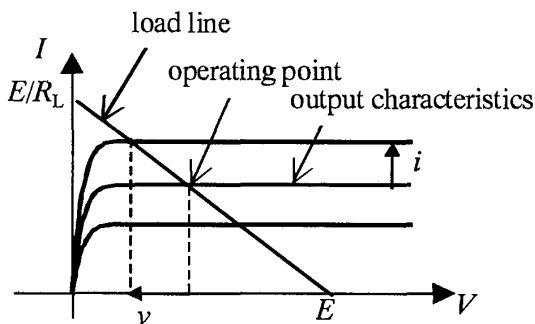


Fig. 11 Operating point as an intersection of output characteristics and load line.

(4) 自己バイアスと電流饋還

能動素子回路に適切な動作点を与えるにはバイアスをかけなければならない。このためには入力バイアス電源 V_G または V_B と、出力バイアス電源 E との2つの電源が必要である。これを Fig. 12 に示す。

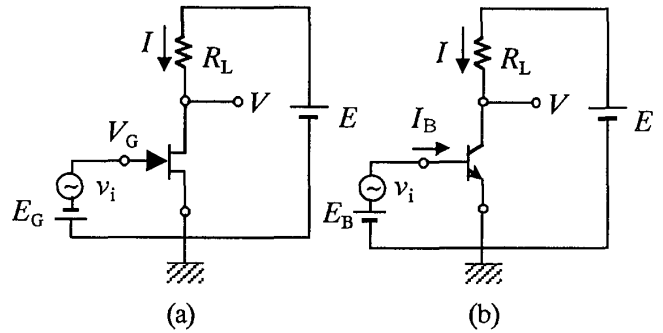


Fig. 12 Fixed bias circuits for (a) FET and (b) transistor.

ここで、電子管または FET は depletion 型なので、その入力バイアス電源 V_G の極性は負でなければならないのに対し、トランジスタの入力バイアス電源 V_B の極性は正であることが特徴である。この様に入力バイアス電源と出力バイアス電源をそれぞれ別個に設定する回路を固定バイアス回路 fixed bias circuit と言う。

しかしながら電源を2個別個に用意するのは面倒である。一般に出力電源 E は入力電源 E_G や E_B よりも大きいので (Fig. 12), E からその一部を分別して E_G または E_B に相当するバイアスを作ることができる。この様に工夫した回路を自己バイアス回路 self bias circuit と言う。

能動素子は受動素子に較べて不安定であり、温度上昇とともに電流 I が大きく増大する。 I が増大すれば素子内における発熱も増加し、さらに温度 T が上がるので、正饋還 positive feedback がかかって T, I ともに上昇し、熱暴走 thermal runaway を起こす。これを抑えるには電流 I を抑制する必要があるが、能動素子の出力特性 (Fig. 4) を見れば V を抑えても意味がない。すなわちこのためには入力バイアス V_G または V_B を抑えなければならない。よって I が増えたら V_G または V_B を減らす様な負饋還 negative feedback をかける必要がある。自己バイアス回路を構成する際にはこの負饋還機能を持つように構成する。この負饋還を取り入れた自己バイアス回路を Fig. 13 に示す。

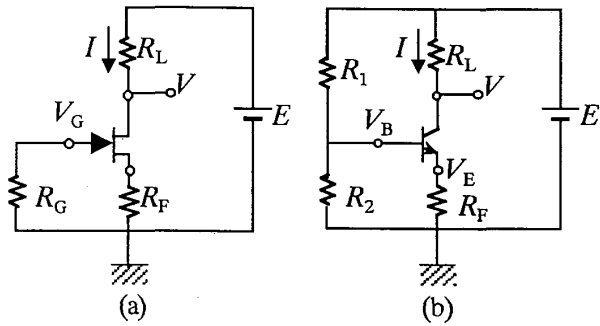


Fig. 13 Self bias circuits for (a) FET and (b) transistor.

固定バイアス (Fig. 12) における入力側バイアス電圧 V_G , V_B は FET, トランジスタそれぞれ

$$V_G = -E_G < 0 \tag{7}$$

$$V_B = E_B > 0 \tag{8}$$

であった. これに対し Fig. 13 に示した自己バイアス回路においては, その入力側バイアス電圧 V_{Gf} , V_{Bf} は, それぞれ

$$V_{Gf} = -R_F I < 0 \tag{9}$$

$$V_{Bf} = [R_2 / (R_1 + R_2)] E - R_F I > 0 \tag{10}$$

であり, 主電流 I が増えれば入力電圧が R_F の係数で下がる様になっている. すなわち電流饋還がかかっていることが分かる. 従って, Fig. 13 の自己バイアス回路を電流饋還バイアス回路 current feedback bias circuit とも言う.

5. 増幅率の周波数特性

前節の Fig. 13 で実際のバイアス回路を示した. このバイアスのかかった状態で信号を入れるとき, 入力信号 v_i は FET とトランジスタでそれぞれ V_G (FET) または V_B (トランジスタ) の点に加え, 出力信号 v_o は V から取り出す (Fig. 13).

そこで, 入力信号と出力信号の部分のみを取り出して, 能動素子を大きな白丸で一括して表わせば, Fig. 14 の様に一般化することができる.

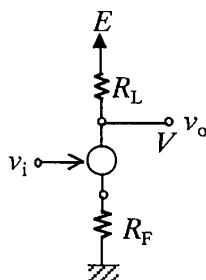


Fig. 14 Current feedback bias circuit with feedback resistance R_F .

ところが R_F は直流バイアスの負饋還をかけるために入れたものであって, 信号電圧 v_i の立場から見れば, 能動素子に加える入力電圧 $v_G = v_i - R_F i$ を小さくする働きしかない. 従って, 交流信号電流にとっては R_F 部分を短絡させることが望ましい. このために R_F に並列に挿入するコンデンサをバイパスコンデンサ C_F と言う (Fig. 15).

次に, 出力部の電圧は, 実際には $V + v_o$ となっており, 直流バイアス V が入っている. 出力にはこの直流成分 V は不要であり, 信号電圧 v_o だけを取り出したい. 従って直流電圧 V を遮断するために挿入するコンデンサを結合コンデンサ C と言う (Fig. 15).

入力 v_i を増幅して v_o としたのは, 大きくなった v_o に仕事をさせるためである. この仕事をすする所の抵抗を R_w で表わす (Fig. 15).

以上のバイパスコンデンサ C_F , 結合コンデンサ C , 仕事抵抗 R_w を Fig. 14 に加えると, Fig. 15 の様になる. この Fig. 15 の回路における増幅率およびその周波数依存性を以下に示そう.

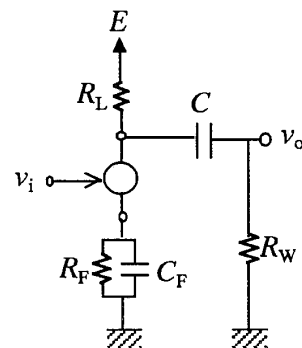


Fig. 15 Incremental circuit with working resistance R_w .

(1) バイパスコンデンサ C_F の効果

今, 結合コンデンサ C が十分に大きくて交流信号にとって短絡状態とみなせる場合を考える. すると, 周波数依存性を示す部分は, R_F と C_F の並列インピーダンス

$$Z_F = R_F (1 + i\omega / \omega_F)^{-1} \tag{11}$$

だけである. ここで $\omega_F \equiv 1 / C_F R_F$ である. 従って Fig. 16a が得られる. ところが交流信号にとっては, 定電圧源 E は短絡に等しいので, 信号回路としては Fig. 16b が得られる. R は R_L と R_w の並列抵抗で,

$$R \equiv (R_L^{-1} + R_W^{-1})^{-1} \quad (12)$$

である。

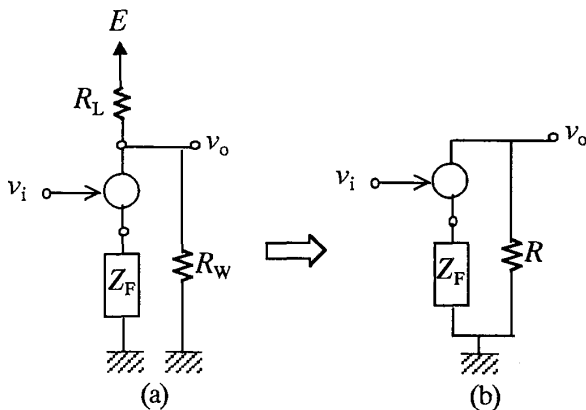


Fig. 16 Signal equivalent circuit with by-pass capacitor.

ここで能動素子の例として FET を考えてみよう。FET の信号等価回路は Fig. 8a より相互コンダクタンス g_m と出力抵抗 r_o を用いて、 $g_m v_G$ の電流源と r_o との並列回路で表わせる (Fig. 17a)。これは $g_m v_G$ の Norton 電流源なので、これを μv_G の Thevenin 電圧源に描き直せば、Fig. 17b となる。ここで、

$$\mu \equiv g_m r_o \quad (13)$$

は FET の電圧増幅率 voltage amplification factor である。

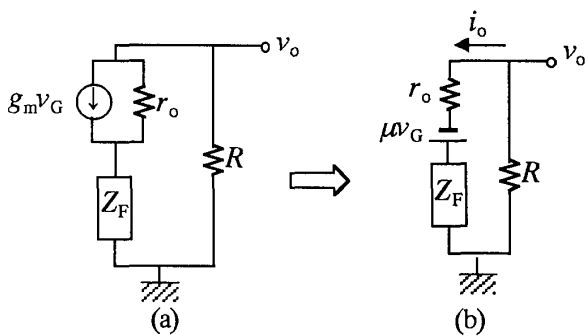


Fig. 17 Norton-Thevenin transformation for FET circuit.

(a) Norton type representation, (b) Thevenin type representation.

ところが、FET への入力電圧 v_G は Z_F のせいで信号電圧 v_i よりも小さい。すなわち

$$v_G = v_i - Z_F i_o$$

である。このことを考慮すれば、出力電流 i_o は、

$$i_o = \mu v_i / [(\mu + 1)Z_F + R_0]$$

となり、出力電圧は $v_o = -R i_o$ なので、

$$v_o = -\mu R [(\mu + 1)Z_F + R_0]^{-1} v_i$$

となる。ここで、 $R_0 \equiv R + r_o$ である。従ってこの回路の増幅率 $A \equiv v_o/v_i$ は、

$$A = -(A_0/k)(1 + i\omega/\omega_F)(1 + i\omega/k\omega_F)^{-1} \quad (14)$$

となる。ここで、

$$k \equiv 1 + (\mu + 1)R_F/R_0 > 1$$

$$A_0 \equiv \mu R/R_0 \quad (15)$$

である。

この増幅率 A の絶対値の対数を、(角) 周波数 ω の対数に対してプロットすれば Fig. 18 の様な周波数依存性を示す。すなわち負帰還周波数 ω_F の k 倍の周波数

$$\omega_1 = k\omega_F = k/C_F R_F \quad (16)$$

が低域遮断周波数 ω_1 となる。

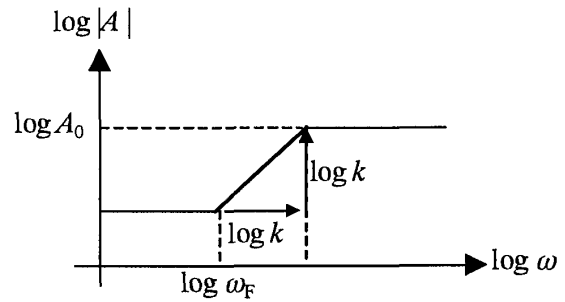


Fig. 18 Frequency response of amplitude A .

(2) 結合コンデンサ C の効果

今度はバイパスコンデンサ C_F の効果が無視できる場合を考える。すると、周波数依存性は結合コンデンサ C によることになる (Fig. 19a)。これを交流信号回路にしたものが Fig. 19b である。

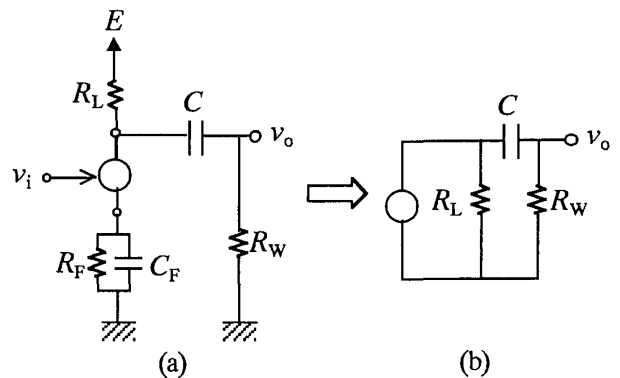


Fig. 19 Signal equivalent circuit with coupling capacitor.

ここで能動素子の例としてトランジスタを考えてみよう。トランジスタの交流信号回路は Fig. 8b で表わせるので、Fig. 20a の信号等価回路が描けるが、この電流源 βi_i と R_L の Norton 並列を Thevenin 直列に描き直す (Fig. 20b)。すると仕事抵抗 R_w を流れる出力電流 i_o は

$$i_o = \beta(R_L/R)(1 - i\omega_c/\omega)^{-1}i_i$$

となるので、この回路の電流増幅率 $A_i \equiv i_o/i_i$ は、

$$A_i = \beta(R_L/R)(1 - i\omega_c/\omega)^{-1} \quad (17)$$

となる。ここで

$$R \equiv R_L + R_w \quad (18)$$

であり、先ほどの式(12)が並列抵抗であったのに対し直列抵抗であることに気を付けなければならない。そして、結合周波数 ω_c はこの直列抵抗 R を用いて

$$\omega_c \equiv 1/CR \quad (19)$$

と表わされる。

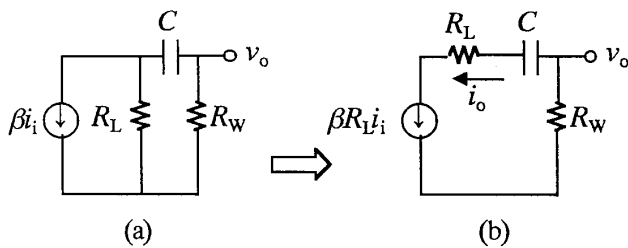


Fig. 20 Norton-Thevenin transformation for transistor circuit.

(a) Norton type representation, (b) Thevenin type representation.

この電流増幅率 A_i の絶対値の対数を、各周波数 ω の対数に対してプロットすれば Fig. 21 の様な周波数依存性を示す。すなわち ω_c が低域遮断周波数 ω_l となる。

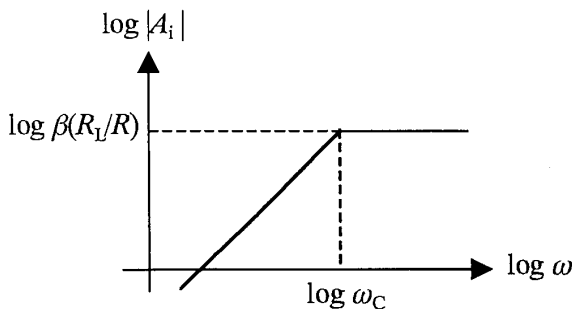


Fig. 21 Frequency response of amplitude A_i .

6. おわりに

電子管・FET とトランジスタの増幅回路について、そのバイアスのかけ方と増幅率について述べた。増幅率の周波数依存性は低域遮断周波数しか述べなかったが、浮遊容量による高域遮断周波数もある。従ってこれらの能動素子により増幅できる周波数帯はおよそ可聴周波数 20 Hz - 20 kHz の領域となる。すなわちこれらの能動素子では直流増幅は難しい。

[参考文献]

1. 宮田武雄「速解 電子回路 -アナログ回路の基礎と設計-」コロナ社 (1991).
2. 文部省検定済高等学校工業科用教科書「電子技術」コロナ社 (1995).
3. 中嶋将光「基本電子回路」電気学会 (1984).
4. 齋藤忠夫「電子回路入門」昭晃堂 (1993).
5. J. Millman, C. C. Halkias, "Electronic Fundamentals and Applications", McGraw-Hill, 1976.
6. S. M. Sze, "Physics of Semiconductor Devices, second ed.", John Wiley and Sons, 1981.